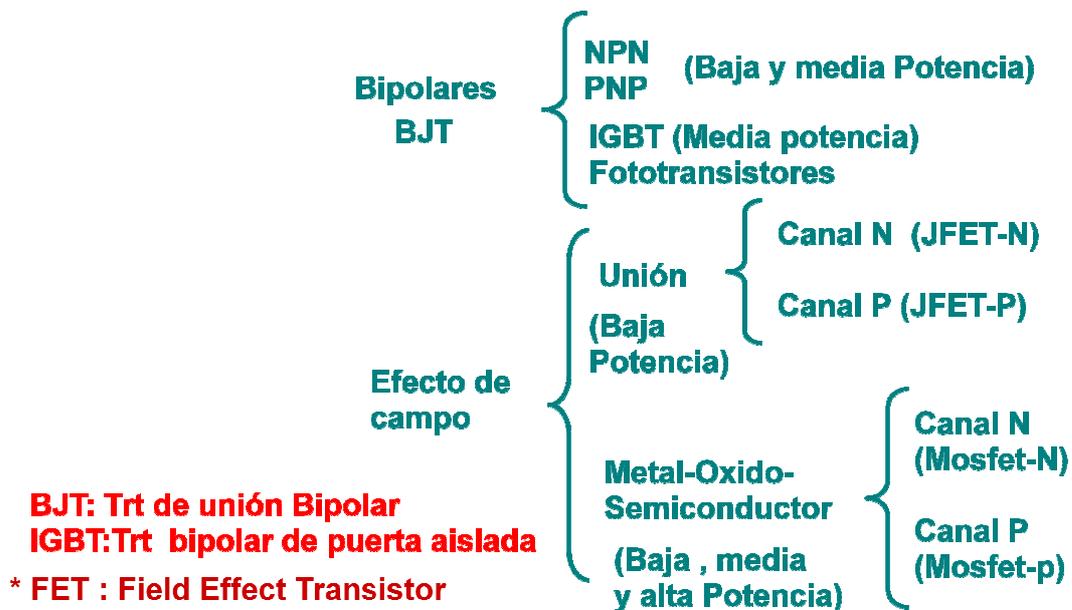


## TRANSISTORES

- Los transistores bipolares se usan generalmente en electrónica analógica. También en algunas aplicaciones de electrónica digital como la tecnología TTL o BICMOS.
- Se consideran dispositivos activos porque pueden obtener una mayor corriente de salida a partir de , corriente o tensión de entrada, y por lo tanto, se utilizan en amplificación de corrientes y tensiones.
- Disponen de 3 terminales, pudiendo adoptar varias configuraciones: considerándose como entrada dos de ellos y de salida el tercero.

## CLASIFICACIÓN





## SIMBOLOGIA DE TRANSISTORES

### TRANSISTORES DE UNIÓN



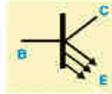
Transistor común PNP



Transistor común NPN

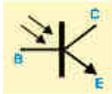


Transistor NPN con unión en la cápsula

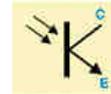


Transistor multiemisor

### FOTOTRANSISTORES

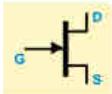


NPN con conexión a base

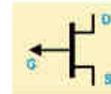


NPN sin conexión a base

### TRANSISTORES FET

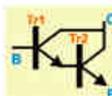


Canal N

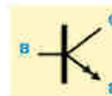


Canal P

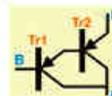
### DARLINGTON



NPN

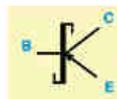


NPN

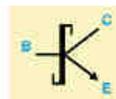


PNP

### SCHOTTKY

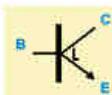


PNP

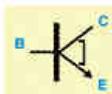


NPN

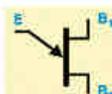
### Otras variantes de MOSFET



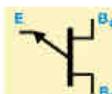
Transistor de avalancha NPN



Transistor de túnel NPN



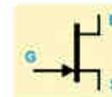
Transistor UJT\* de doble base, Canal N



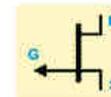
Transistor CUJT\*\* de doble base, Canal P

### TRANSISTORES DE UNIÓN FET (JFET)

(Joint Field Effect Transistor - Transistor de Unión de Efecto de Campo)



Canal N



Canal P

### TRANSISTORES MOSFET

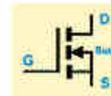
Con tres terminales o patillas y sustrato unido a la fuente "S"



Tipo Empobrecimiento N



Tipo Empobrecimiento P

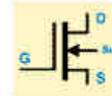


Tipo Enriquecimiento N

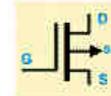


Tipo Enriquecimiento P

Con cuatro terminales o patillas



Tipo N



Tipo P

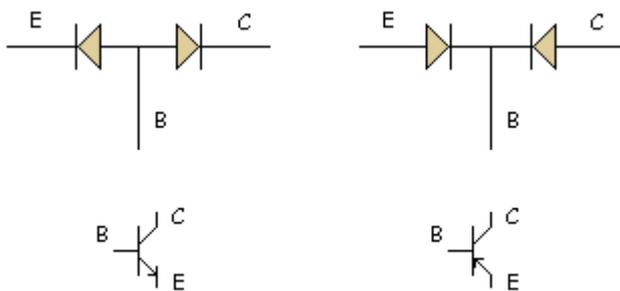
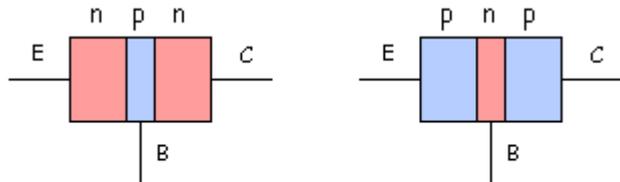
De doble puerta



## EL TRANSISTOR BIPOLAR BJT

Formado por dos uniones PN con tres zonas cada una conectada a los terminales: C: "Colector", la zona central es la B: "Base" y E: "Emisor". El Emisor está muy impurificado, la Base tiene una impurificación muy baja, mientras que el Colector posee una impurificación intermedia.

Un transistor es similar a dos diodos, el transistor tiene dos uniones: una entre el emisor y la base y la otra entre la base y el colector. El emisor y la base forman uno de los diodos, mientras que el colector y la base forman el otro. Estos diodos son denominados: "Diodo de emisor" (el de la izquierda en este caso) y "Diodo de colector" (el de la derecha en este caso).



" $I_E$  sale;  $I_B, I_C$  entran"    " $I_E$  entra;  $I_B, I_C$  salen"

PARAMETROS DADOS POR EL FABRICANTE:

$V_{CE0} < V_{CC}, V_{CESAT}, V_{BESAT}$

$I_{cmax}, P_{cmax}$

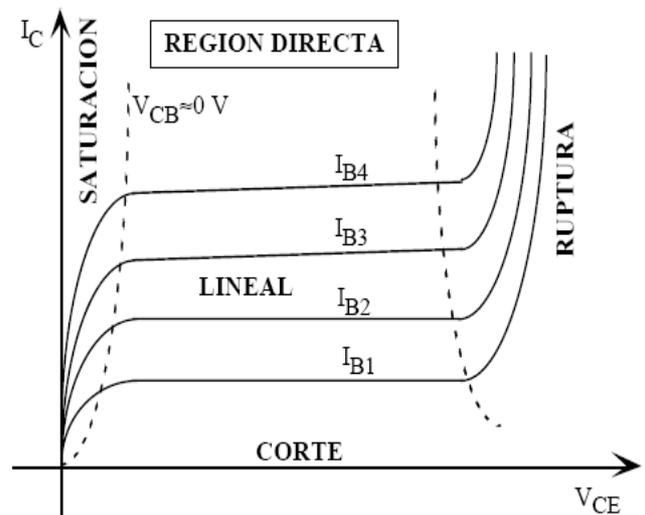
$B = H_{FE}$

$I_{CBO} = I_{CO} = I_C$  con la base en circuito abierto.

### CURVAS CARACTERÍSTICAS Y REGIONES DE FUNCIONAMIENTO:

Curvas B-E  $I_B(V_{BE})$  se corresponden con las de un diodo de unión.

Curvas  $I_C(V_{CE})$ : para diferentes valores de  $I_B$ :



## EL TRANSISTOR POLARIZADO

Si se conectan fuentes de tensión externas para polarizar al transistor, se obtienen resultados nuevos e inesperados. Hay 3 configuraciones:

- Base común (BC).
- Emisor común (EC).
- Colector común (CC).

Cada una de estas configuraciones a su vez puede trabajar en 4 zonas diferentes:

🌈 Zona ACTIVA:

$U_E$  en Directa y  $U_C$  en Inversa.

**AMPLIFICADORES**

🌈 Zona de SATURACIÓN:

$U_E$  en Directa y  $U_C$  en Directa.

**CONMUTACIÓN**

🌈 Zona de CORTE:

$U_E$  en Inversa y  $U_C$  en Inversa.

**CONMUTACIÓN**

🌈 Zona ACTIVA INVERTIDA:

$U_E$  en Inversa y  $U_C$  en Directa.

**SIN UTILIDAD**

## ECUACIONES DEL TRANSISTOR BIPOLAR:

### Corrientes:

- Transistor como un nudo:  $I_E = I_C + I_B$
- $I_C = \beta \cdot I_B + (\beta + 1) \cdot I_{C0}$ ;  $I_{C0}$ : Corriente  $I_C$  con la base en circuito abierto.
- Ganancia en corriente continua:  $H_{FE} \approx \beta = I_C / I_B$
- Ganancia en corriente  $\alpha$ :  $\alpha = I_C / I_E$

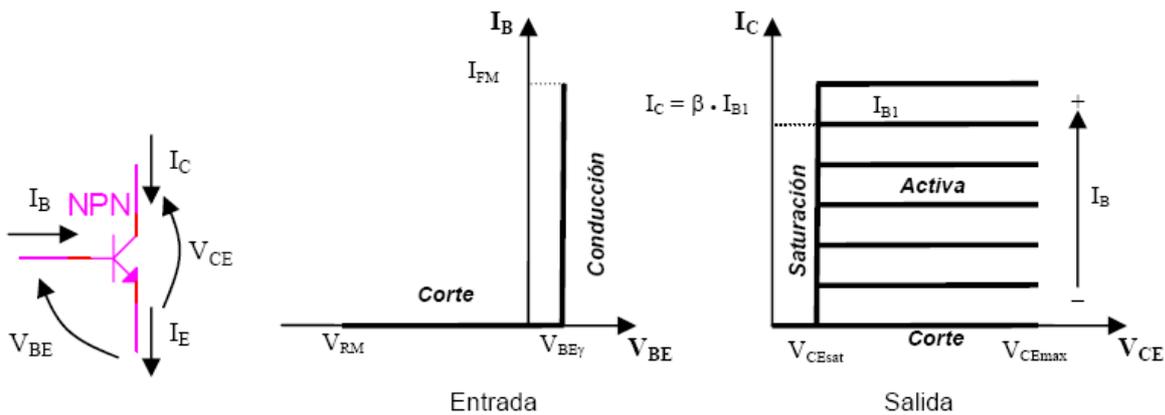
### Tensiones:

- $V_{CE} = V_{CB} + V_{BE}$ ; para transistores NPN.
- $V_{EC} = V_{EB} + V_{BC}$ ; para transistores PNP.

### CONDICIONES DE FUNCIONAMIENTO CON CURVAS LINEALIZADAS:

<p><b>Corte</b> Ecuación: <math>I_E = I_B = I_C = 0</math></p> <p>Condición de funcionamiento en corte: <math>V_{BE} \leq V_{BEy}</math></p>	<p><b>Activa:</b> Ecuaciones: <math>V_{BE} = V_{BEy}</math> (conducción) <math>I_C = \beta I_B</math></p> <p>Condiciones de funcionamiento en Act.: <math>I_B \geq 0, I_C \geq 0, I_E \geq 0</math> (conducción) <math>V_{CEmax} \geq V_{CE} \geq V_{CEsat}</math></p>	<p><b>Saturación</b> Ecuaciones: <math>V_{BE} = V_{BEy}</math> (conducción) <math>V_{CE} = V_{CEsat}</math></p> <p>Condiciones de funcionamiento en Sat.: <math>I_B \geq 0, I_C \geq 0, I_E \geq 0</math> (conducción) <math>I_C \leq \beta I_B</math></p>
--	--	--

Nota:  $V_{BEy} \geq 0, V_{CEsat} \geq 0, V_{CEmax} > 0$  para un transistor bipolar NPN



Curvas I-V de BJT NPN

## ECUACIONES DE UN CIRCUITO CON TRANSISTOR BIPOLAR

**Ecuación de la malla de base:**  $V_{BE} = 0,7V$

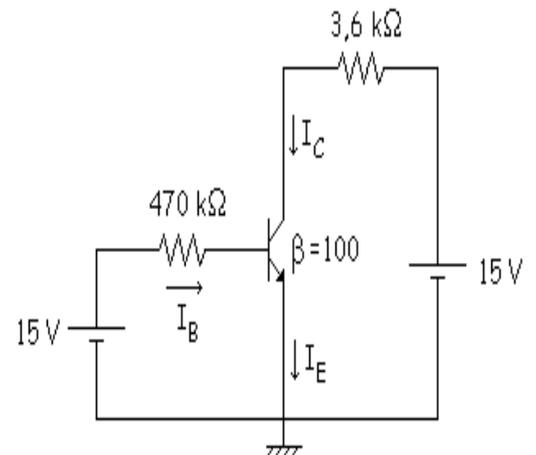
$$15 = 470 \cdot I_B + V_{BE}; \quad I_B = \frac{15 - 0,7}{470} = 30,4 \mu A$$

**Ecuación de la malla de colector:**  $V_{CEsat} = 0,2V$

$$15 = 3,6 \cdot I_C + V_{CE}; \quad I_{CSAT} = \frac{15 - 0,2}{3,6} = 4,11 mA$$

$I_C = \beta \cdot I_B = 100 \cdot 0,0304 mA = 3,04 mA < I_{CSAT} \Rightarrow$  **TRT en activa**

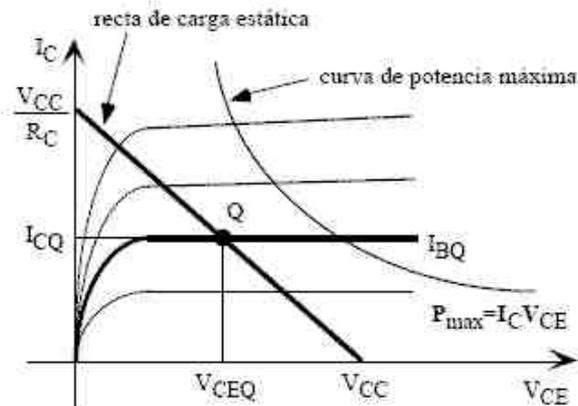
$$V_{CE} = 15 - 3,6 \cdot I_C = 15 - 3,6 \cdot 3,04 = 4,05V$$



## Potencia máxima de un transistor:

Esta ecuación representa a una hipérbola en el plano ( $V_{CE}$ ,  $I_C$ ) de las curvas características del transistor. El fabricante proporciona como dato la **potencia de disipación máxima de un transistor**; como ejemplo, el BC547 tiene una  $P_{C_{MAX}}=500\text{mW}$ .

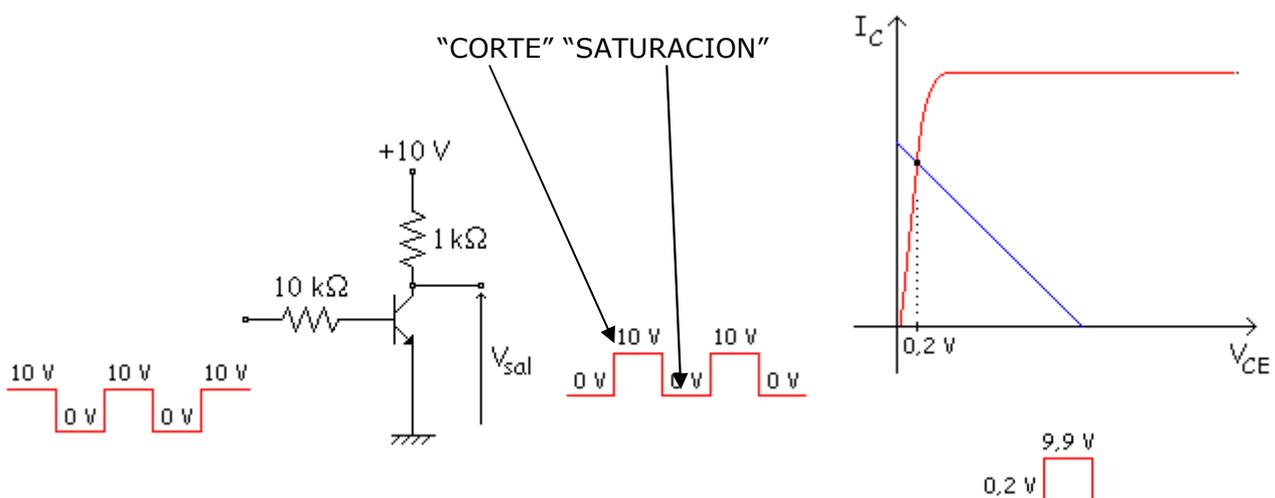
En la figura 1.8.b se representa la hipérbola de **potencia máxima de un transistor**. Es preciso que el punto del trabajo Q esté por debajo de esa curva ya que sino el transistor se dañaría por **efecto Joule**.



- Potencia disipada por un transistor:  $P_c = V_{CE} \cdot I_c$
- Punto de trabajo óptimo:  $P_c = V_{CEQ} = V_{cc}/2$ ;  $I_{cQ} = V_{cc}/2R_c$

## EL TRANSISTOR EN CONMUTACION

- Un transistor trabaja en conmutación cuando ante señales de entrada en la base reacciona funcionando en corte:  $I_c=0$ ;  $V_{CE}=V_{cc}$  ó en saturación:  $I_c=I_{cSAT}$ ;  $V_{CE}=0,2\text{v}$  ó  $0\text{v}$ .
- Este modo de funcionamiento es útil para activar/desactivar dispositivos o para arquitectura de puertas lógicas.



$$B=100; V_{BE}=0,7\text{v}$$

**Si  $V_e=10\text{v}$**

$$I_{cSAT}=(10-V_{CESAT})/1\text{K}\Omega=(10-0,2)/1\text{K}\Omega =9,8\text{mA}$$

$$I_B=(V_e-V_{BE})/10\text{K}\Omega=(10-0,7)/10\text{K}\Omega =0,93\text{mA};$$

$$I_c = \beta \cdot I_B = 100 \cdot 0,93\text{mA} = 93\text{mA} > I_{cSAT} \Rightarrow I_c = I_{cSAT} = 9,8\text{mA}; V_{CE} = V_{CESAT} = 0,2\text{v} \Rightarrow \text{TRT en SAT}$$

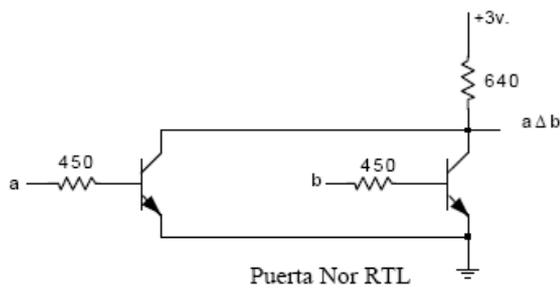
**Si  $V_e=0\text{v}$**

$$I_B = 0\text{mA} \Rightarrow I_c = 0\text{mA} \Rightarrow V_{CE} = V_{cc} = 10\text{v} \Rightarrow \text{TRT en CORTE.}$$

**"Se comporta como un inversor".**

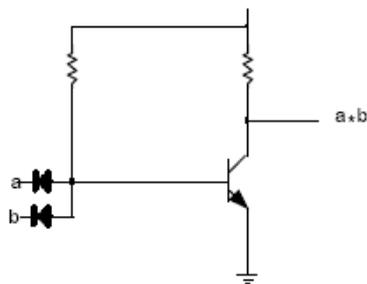
[Simulación de punto de trabajo y recta de carga](#)

## EJEMPLOS DE PUERTAS LOGICAS CON DIODOS Y TRANSISTORES:

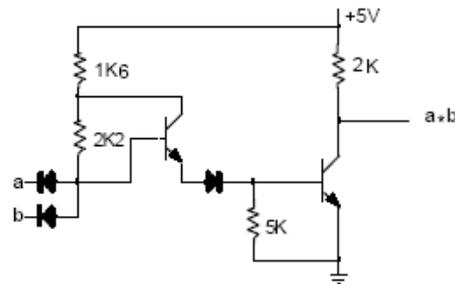


Si a y b tienen un nivel bajo de tensión ( $<0,7v$ )  $\Rightarrow$  los dos transistores estarían en corte  $\Rightarrow V_s = V_H = 3v$

Si a ó b tienen un nivel alto de tensión ( $>0,7v$ )  $\Rightarrow$  uno o los dos transistores estarían en saturación  $\Rightarrow V_s = V_L = 0,2v$



"Circuito A"



Puerta Nand DTL

"Circuito B"

### "Circuito A"

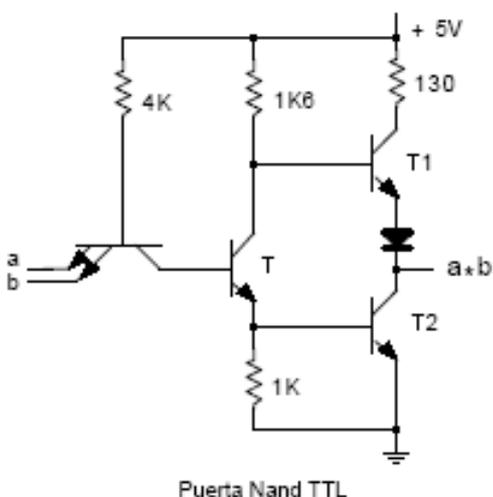
Si a y b tienen un nivel alto de tensión  $\Rightarrow$  los dos diodos no conducen  $\Rightarrow I_B > 0; V_{BE} = 0,7v$   
 $\Rightarrow$  transistor en SAT  $\Rightarrow V_s = V_L = 0,2v$

Si a ó b tienen un nivel bajo de tensión  $\Rightarrow$  Uno o los dos diodos conducen  $\Rightarrow V_{BE} < 0,7v ; I_B = 0;$   
 $\Rightarrow$  transistor en CORTE  $\Rightarrow V_s = V_H = 5V$ .

### "Circuito B"

Si a y b tienen un nivel alto de tensión  $\Rightarrow$  los dos diodos no conducen  $\Rightarrow T1$  en SAT D3 conduce y  $V_e > 0,7v \Rightarrow T2$  en SAT  $\Rightarrow V_s = V_L = 0,2v$

Si a ó b tienen un nivel bajo de tensión  $\Rightarrow$  Uno o los dos diodos conducen  $\Rightarrow V_B < 0,7v ; I_B = 0;$   
 $T1$  en CORTE D3 NO conduce y  $V_e = 0v \Rightarrow T2$  en CORTE  $\Rightarrow V_s = V_H = 5V$ .



Puerta Nand TTL

-Siempre que en a o b haya un nivel bajo, el transistor multiemisor conducirá porque  $V_{be} > 0,7v$ .  
 $\Rightarrow T$  no conduce porque su corriente de base es negativa.  
 $\Rightarrow T2$  no conduce porque  $V_{b2} = 0$ , ya que la  $I_E$  de T es cero.  
 $\Rightarrow$  El diodo no conduce  $\Rightarrow T1$  en corte (no conduce)  $\Rightarrow V_{c2} = 5v$ .

-Si a y b son niveles altos, el transistor multiemisor no conduce porque  $V_{be} \leq 0$ .  
 $\Rightarrow T$  conduce porque su corriente de base es *positiva*.  
 $\Rightarrow T1$  y  $T2$  conducen *en saturación* porque  $V_{b1}, V_{b2} > 0,7v$ , ya que la  $I_E$  de T es  $> 0$ .  
 $\Rightarrow$  El diodo conduce  $\Rightarrow V_{c2} = V_{ce2sat} = 0,2v$ .

## ENCAPSULADOS DE TRANSISTORES

- **EI TO-92:** Para la amplificación de **pequeñas señales**. La asignación de patitas (**emisor - base - colector**) **no está estandarizado**.

- **EI TO-18:** Es metálico. **En la carcasa hay un pequeño saliente que indica que la patita más cercana es el emisor**

- **EI TO-39:** tiene le mismo aspecto que es TO-18, pero es mas grande, pero también **tiene la patita del colector pegado a la carcasa**, para efectos de disipación de calor.

- **EI TO-126:** En aplicaciones de **pequeña a mediana potencia**. Puede o no utilizar disipador dependiendo de la aplicación en se este utilizando.

**Se fija al disipador por medio de un tornillo aislado** en el centro del transistor. Se debe utilizar una mica aislante

- **EI TO-220:** Debe **disipar potencia algo menor que con el encapsulado TO-3**, y al igual que el TO-126 debe utilizar una mica aislante si va a utilizar disipador, fijado por un tornillo debidamente aislado.

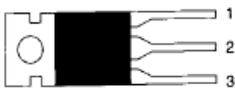
- **EI TO-3:** **En transistores de gran potencia**. Como se puede ver en el gráfico es de gran tamaño debido a que tiene que disipar bastante calor. **Está fabricado de metal y es muy normal ponerle un "disipador" para liberar la energía que este genera en calor**.

**Este disipador no tiene un contacto directo con el cuerpo del transistor, pues este estaría conectado directamente con el colector del transistor**. Para evitar el contacto se pone una mica para que sirva de aislante y a la vez de buen conductor térmico.

El emisor y la base se encuentran ligeramente a un lado y si se pone el transistor como se muestra en la figura, al lado izquierdo estará el emisor y la derecha la base.

## IDENTIFICACION DE LOS TERMINALES y estado DE UN TRANSISTOR

### Numeración de las patillas del transistor

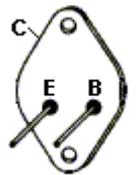
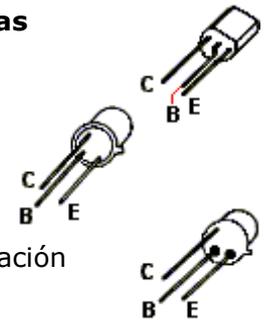


### Medición de la resistencia entre pares de patillas

Con un polímetro en la escala de ohmios se mide la resistencia entre todos los pares de patillas que podamos formar. Tendremos seis valores de resistencia.

Terminal del polímetro		Resistencia ( $\Omega$ )
Positivo	Negativo	
Patilla 1	Patilla 2	400 k
Patilla 2	Patilla 3	400 k
Patilla 3	Patilla 1	200
Patilla 2	Patilla 1	8 k
Patilla 3	Patilla 2	200
Patilla 1	Patilla 3	400 k

Para los dos valores más bajos (decenas o centenas de ohmios, en nuestro caso 200  $\Omega$ ) habrá una patilla común (patilla 3): ésa es la base del transistor; las dos patillas restantes serán el colector y el emisor.



**Para los dos valores mas bajos(200 $\Omega$ ):** patilla 3 se repite=>3=BASE

Patilla3 positiva=>Tipo: NPN

Patilla3 negativa=>Tipo: PNP

**Para el siguiente valor mas bajo (8K $\Omega$ ):**

Tipo NPN : Patilla2 positiva=>2=COLECTOR

Tipo PNP : Patilla2 positiva=>2=EMISOR.

**Esto ayuda a determinar tambien el estado del transistor.**

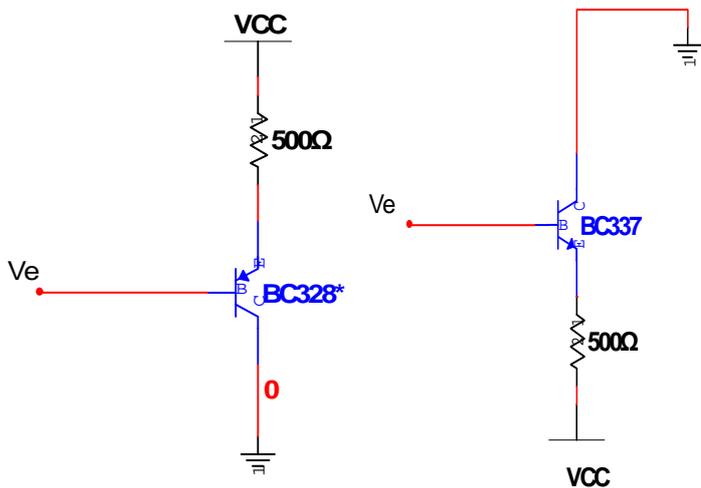
**Con un polímetro que disponga de opción  $H_{FE}$  se puede determinar :**

El patillaje.

El tipo

La ganancia en corriente Continua  $H_{FE}$

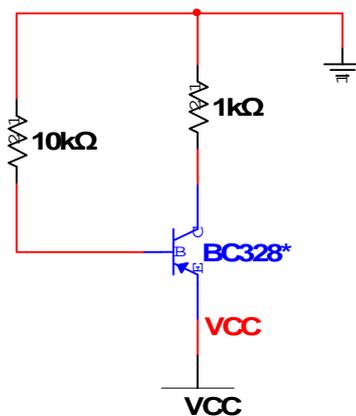
**EJERCICIO 1:**  $\beta = 260$ ,  $V_{EB} = 0,65\text{v}$ ,  $V_{CESAT} = 0\text{v}$ .  $V_{CC} = 10\text{v}$ .



**Calcular:**

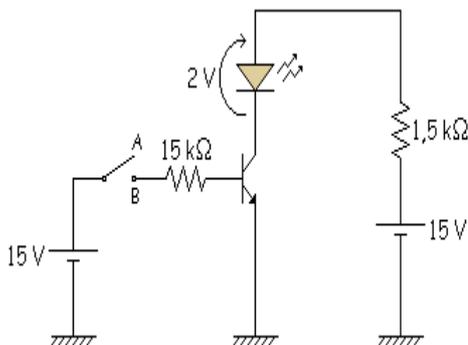
- Las corrientes y las tensiones de los dos transistores para:  $V_e = 0\text{v}$  y  $V_e = 9\text{v}$ .
- Si la Resistencia de  $500\Omega$  se corresponde con un relé de:  $I_{ON} = 7,5\text{mA}$ ,  $I_{OFF} = 1,6\text{mA}$ .
  - ¿Se activará o desactivará para las dos tensiones de entrada anteriores?
  - ¿Cuáles son los límites de  $V_e$  para la activación y desactivación del relé?
- Si el BC337 es el complementario de BC328, ¿lo es el circuito?

**EJERCICIO 2:**  $\beta = 200$ ,  $V_{EB} = 0,65\text{v}$ ,  $V_{CESAT} = 0,2\text{v}$ .  $V_{CC} = 10\text{v}$ .



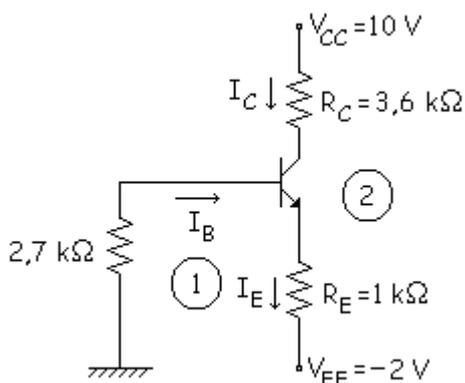
- Marcar** en el circuito todas las tensiones y corrientes.
- Calcular:** Las corrientes y las tensiones de los dos transistores .  
Calcular: Las potencias del circuito.

**EJERCICIO 3:**  $\beta = 100$ ,  $V_{BE} = 0,7\text{v}$ ,  $V_{CESAT} = 0,2\text{v}$ .

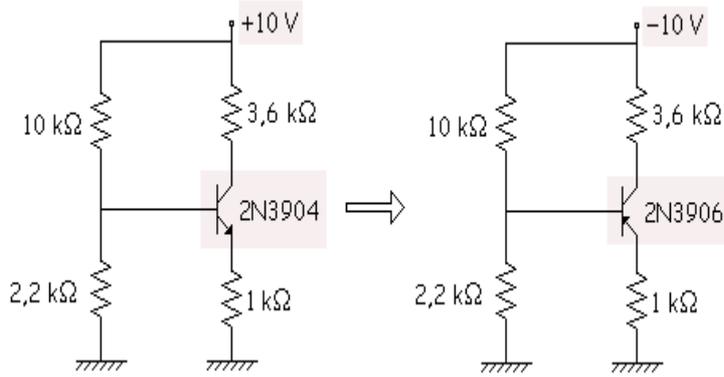


- Marcar** en el circuito todas las tensiones y corrientes.
- Calcular:** Las corrientes y las tensiones de los dos transistores .

**EJERCICIO 4:**  $\beta = 100$ ,  $V_{BE} = 0,7\text{v}$ ,  $V_{CESAT} = 0,2\text{v}$ .



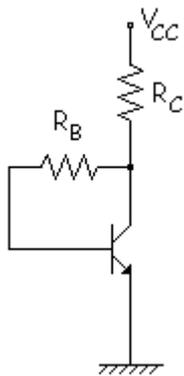
- Marcar** en el circuito todas las tensiones y corrientes.
- Calcular:** Las corrientes y las tensiones de los dos transistores .

**EJERCICIO 5:  $\beta=100$ ,  $V_{BE}=0,7v$ ,  $V_{CESAT}=0,2v$ .**


**Marcar** en el circuito todas las tensiones y corrientes.

**Calcular:** Las corrientes y las tensiones de los dos transistores .

**Estudiar la estabilidad** frente a la temperatura.

**EJERCICIO 6:  $\beta=200$ ,  $V_{BE}=0,7v$ ,  $V_{CESAT}=0,2v$ .  $R_B=50K\Omega$ ,  $R_C=1K\Omega$** 


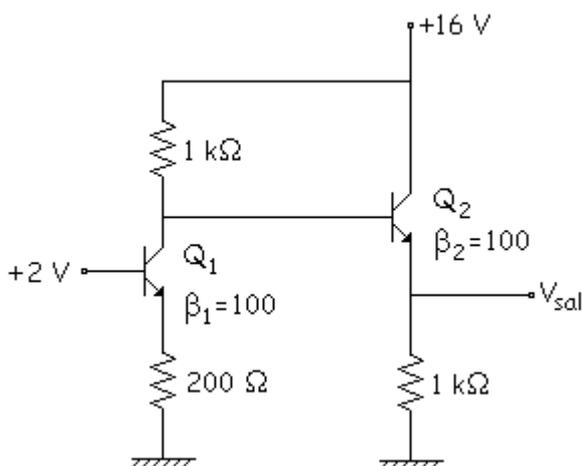
**Marcar** en el circuito todas las tensiones y corrientes.

**Calcular:** Las corrientes y las tensiones de los dos transistores .

**Estudiar la estabilidad** frente a la temperatura.

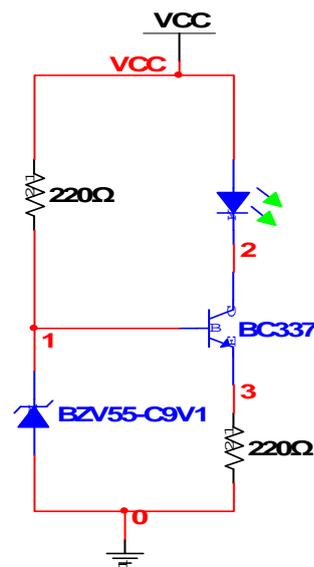
**EJERCICIO 7:  $\beta=200$ ,  $V_{BE}=0,7v$ ,  $V_{CESAT}=0,2v$ .**

**Hallar:**  $V_{sal}$


**EJERCICIO 8:  $\beta=1500$ ,  $V_{BE}=0,7v$ ,  $V_{CESAT}=0,2v$ .**

$V_D=1,6v$ ,  $V_Z=9,1v$ ,  $I_{on}=5mA$ ,  $I_{zmin}=5mA$

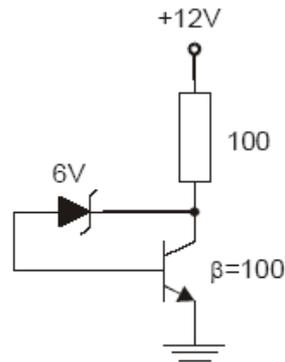
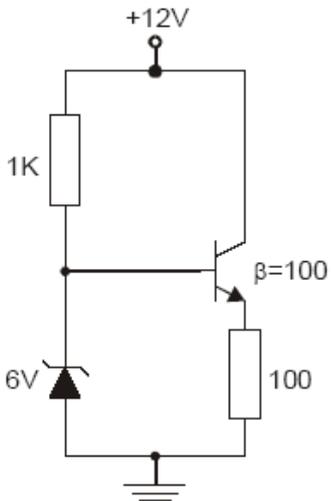
**Hallar:** Las corrientes, las tensiones y las potencias



**EJERCICIO 9:**  $V_{BE}=0,7v$ ,  $V_{CESAT}=0,2v$ .  
**Calcular los puntos de trabajo.**

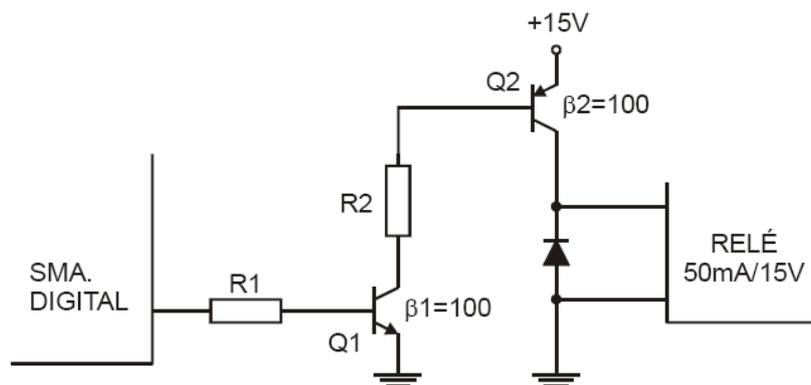
Circuito1:  $I_{ZMIN}=5mA$  ó  $I_{ZMIN}=10mA$ .

Circuito2:  $I_{ZMIN}=0mA$  ó  $I_{ZMIN}=5mA$ .



**EJERCICIO 10:**

Se desea utilizar una salida de un sistema digital para gobernar un relé. Se ha dispuesto para ello del circuito de adaptación que se muestra en la figura. Determinar los valores de  $R1$  y  $R2$  que aseguran que ambos transistores trabajan siempre en corte o saturación sabiendo que  $Q1$  y  $Q2$  presentan una tensión de codo base-emisor de  $0,6V$  y que la salida digital puede tomar cualquier tensión entre  $0$  y  $0,4V$  para el "0" lógico y entre  $3,8$  y  $5V$  para el "1" lógico.



## Hoja de características de un transistor

### Tensiones inversas de ruptura para el transistor 2N3904.

$V_{CB}$ .....	60 V (máximo valor en inversa)
$V_{CE0}$ .....	40 V (máximo valor en inversa con la base abierta)
$V_{EB}$ .....	6 V (máximo valor en inversa)

En realidad en la hoja de características tenemos que diferenciar los transistores en:

- Transistores de pequeña señal ( $I_C$  pequeña), por ejemplo: 2N3904.
- Transistores de potencia ( $I_C$  grande), por ejemplo: 2N3055.

### Corriente y potencia máximas

En las uniones del transistor se suelen dar unas temperaturas muy elevadas, siendo la unión más problemática la unión CB, porque es la que más se calienta.

En un transistor se dan tres tipos de temperaturas:

- $T_j$  = Temperatura de la unión.
- $T_c$  = Temperatura de la capsula.
- $T_A$  = Temperatura del ambiente.

### Factor de ajuste

Indica como disminuye la  $P_{Dmáx}$  por cada grado de aumento de temperatura por encima de un valor determinado.

**EJEMPLO:** Para el 2N3904  $P_{Dmáx} = 350$  mW (a 25 °C) Factor de ajuste = - 2,8 mW/°C

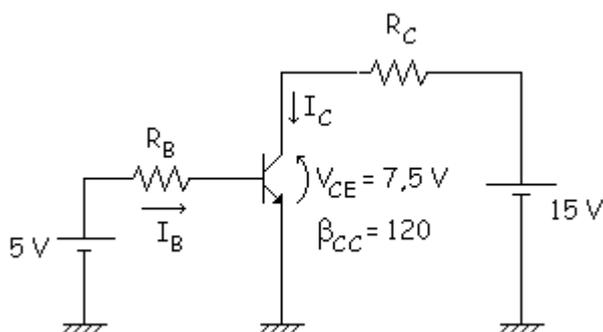
Si  $T_A$  aumenta a 60 °C:  $P_{Dmáx} = 350 - 2,8 (60 - 25) = 252$  mW.

CALCULO Y ELECCION DE UN CIRCUITO EN DC CON RESISTENCIAS Y TRANSISTORES:

**Diseñar un circuito en EC que cumpla los requisitos siguientes:  $V_{BB} = 5$  V,  $V_{CC} = 15$  V,  $h_{FE} = 120$ ,  $I_C = 10$  mA y  $V_{CE} = 7,5$  V. Resolverlo usando la 2ª aproximación.**

### **Solución:**

Colocando los datos que da el problema en el circuito emisor común se ve que falta por determinar el valor de  $R_B$  y  $R_C$ .



Malla de entrada y ecuación de la ganancia:

$$\left. \begin{aligned} 5 \text{ V} &= R_B \cdot I_B + 0,7 \text{ V} \\ h_{FE} &= \beta_{CC} \\ I_C &= \beta_{CC} \cdot I_B \Rightarrow I_B = \frac{10 \text{ mA}}{120} = 0,0833 \text{ mA} \end{aligned} \right\} \Rightarrow R_B = \frac{5 - 0,7}{0,0833} = 51,62 \text{ k}\Omega$$

Malla de salida:

$$15 \text{ V} = R_C \cdot 10 \text{ mA} + 7,5 \text{ V} \Rightarrow R_C = 750 \Omega$$

## TRANSISTORES DE EFECTO DE CAMPO

Los transistores de efecto de campo o FET (Field Electric Transistor) son particularmente interesantes en circuitos integrados y pueden ser de dos tipos:

- ⊕ Transistor de efecto de campo de unión o JFET
- ⊕ Transistor de efecto de campo metal-óxido semiconductor (MOSFET).
- ⊕ Son dispositivos controlados por tensión con una alta impedancia de entrada ( $10^{12}\Omega$ ).
- ⊕ Ambos dispositivos se utilizan en circuitos digitales y analógicos como amplificador o como conmutador.
- ⊕ Sus características eléctricas son similares aunque su tecnología y estructura física son totalmente diferentes.

### Ventajas del FET:

1. Son dispositivos controlados por tensión con una impedancia de entrada muy elevada ( $10^7$  a  $10^{12}\Omega$ ).
2. Los FET generan un nivel de ruido menor que los BJT.
3. Los FET son más estables con la temperatura que los BJT.
4. Los FET son más fáciles de fabricar que los BJT pues precisan menos pasos y permiten integrar más dispositivos en un C1.
5. Los FET se comportan como resistencias controlados por tensión para valores pequeños de tensión drenaje-fuente.
6. La alta impedancia de entrada de los FET les permite retener carga el tiempo suficiente para permitir operaciones de muestreo en conversores A/D y memorias.
7. Los FET de potencia pueden disipar una potencia mayor y conmutar corrientes grandes.

### Desventajas que limitan la utilización de los FET:

- 1) Presentan una respuesta en frecuencia pobre debido a la alta capacidad de entrada, y en general son menos lineales que los BJT.
- 2) Se pueden dañar debido a la electricidad estática.

### Características eléctricas del JFET

regiones (islas) de material tipo p situadas a ambos lados. Es un elemento tri-terminal cuyos terminales se denominan drenador (*drain*), fuente (*source*) y puerta (*gate*). En la figura 1.10.a se describe un esquema de un JFET de canal n, en la 1.10.b el símbolo de este dispositivo y en la 1.10.c el símbolo de un JFET de canal p.

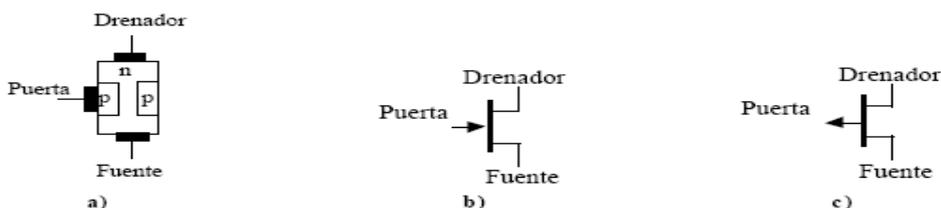


Figura 1.10. a) JFET de canal n. b) Símbolo de un JFET de canal n. c) Símbolo de un JFET de canal p.

La polarización de un JFET exige que las uniones p-n estén inversamente polarizadas. En un JFET de canal n, o NJFET, la tensión de drenador debe ser mayor que la de la fuente para que exista un flujo de corriente a través de canal. Además, la puerta debe tener una tensión más negativa que la fuente para que la unión p-n se encuentre polarizado inversamente. Ambas polarizaciones se indican en la figura 1.11.

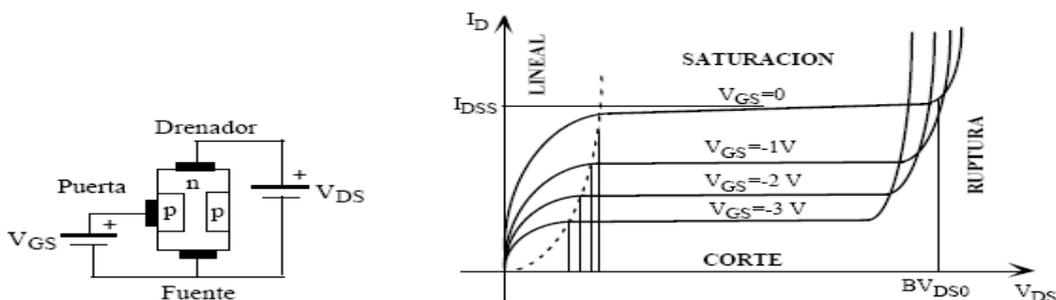


Figura 1.11. Características de un NJFET.

• Región de corte

En esta región la intensidad entre drenador y fuente es nula ( $I_D=0$ ). En este caso, la tensión entre puerta y fuente es suficientemente negativa que las zonas de inversión bloquean y estrangulan el canal cortando la corriente entre drenador y fuente. En las hojas técnicas se denomina a esta tensión como de estrangulamiento o *pinch-off* y se representa por  $V_{GS(off)}$  o  $V_p$ . Por ejemplo, el BF245A tiene una  $V_{GS(off)}=-2V$ .

• Región lineal

En esta región, el JFET se comporta como una resistencia no lineal que es utilizada en muchas aplicaciones donde se precise una resistencia variable controlada por tensión. El fabricante proporciona curvas de resistencia drenador-fuente ( $r_{ds(on)}$ ) para diferentes valores de  $V_{GS}$  tal como se muestra en la figura 1.12. En esta región el transistor JFET verifica las siguientes relaciones:

$$r_{DS(on)} = \frac{1}{I_D} \left( V_{DS} - \frac{2}{3} \left( \left( \frac{V_{DS} - V_{GS}}{|V_p|^{1/2}} \right)^{3/2} - \frac{V_{GS}^{3/2}}{|V_p|^{1/2}} \right) \right)$$

$$|V_{GS}| < |V_p|$$

$$|V_{DS}| < |V_p| - |V_{GS}|$$

(1.21)

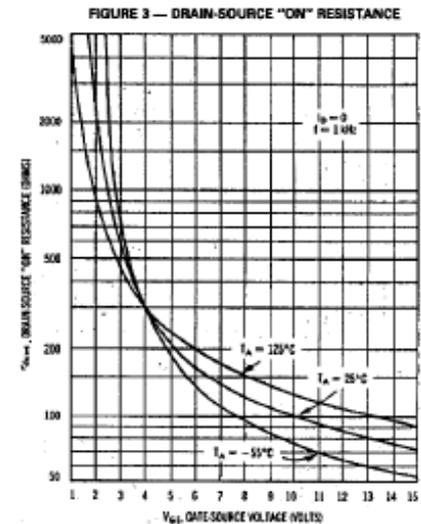


Figura 1.12. Resistencia drenador-fuente de un transistor NJFET en la región lineal.

• Región de saturación

En esta región, de similares características que un BJT en la región lineal, el JFET tiene unas características lineales que son utilizadas en amplificación. Se comporta como una fuente de intensidad controlado por la tensión  $V_{GS}$  cuya  $I_D$  es prácticamente independiente de la tensión  $V_{DS}$ . La ecuación que relaciona la  $I_D$  con la  $V_{GS}$  se conoce como ecuación cuadrática o ecuación de Shockley que viene dada por

$$I_D = I_{DSS} \left( 1 - \frac{V_{GS}}{V_p} \right)^2$$

$$|V_{GS}| < |V_p|$$

$$|V_{DS}| > |V_p| - |V_{GS}|$$

(1.22)

donde  $V_p$  es la tensión de estrangulamiento y la  $I_{DSS}$  es la corriente de saturación. Esta corriente se define como el valor de  $I_D$  cuando  $V_{GS}=0$ , y esta característica es utilizada con frecuencia para obtener una fuente de corriente de valor constante ( $I_{DSS}$ ). La ecuación 1.22 en el plano  $I_D$  y  $V_{GS}$  representa una parábola desplazada en  $V_p$ . Esta relación junto a las características del JFET de la figura 1.11 permiten obtener gráficamente el punto de trabajo Q del transistor en la región de saturación. La figura 1.13 muestra la representación gráfica de este punto

N-JFET	P-JFET
$V_{GS} < 0$	$V_{GS} > 0$
$V_{DS} > 0$	$V_{DS} < 0$
$I_D > 0$	$I_D < 0$
$V_p < 0$	$V_p > 0$

Tabla 1.2. Convenio de signos en las tensiones y corrientes de un NJFET y PJFET.

## RECTA DE CARGA Y PUNTO DE TRABAJO:

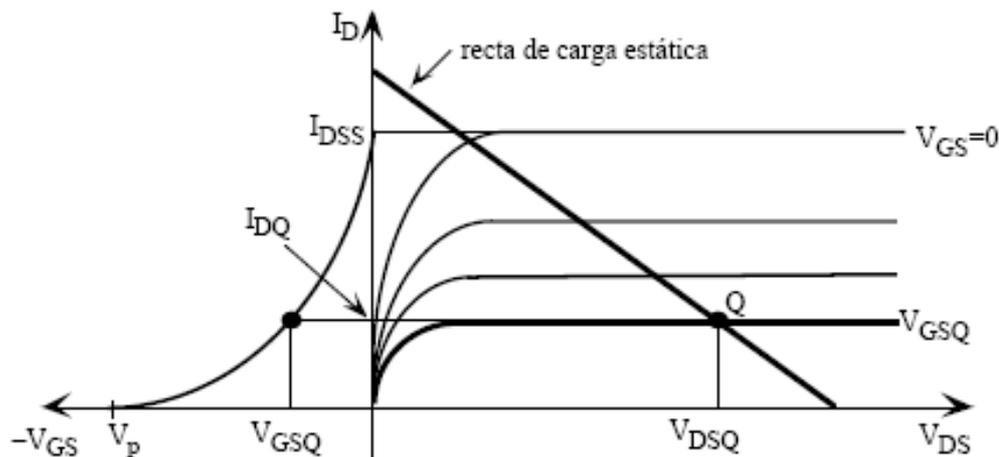


Figura 1.13. Curvas características de un JFET.

## PARÁMETROS COMERCIALES

Se presenta a continuación algunas de las características de los transistores JFET que ofrecen los fabricantes en las hojas de datos:

- **IDSS:** Es la corriente de drenaje cuando el transistor JFET se encuentra en configuración de fuente común y se cortocircuita la puerta y la fuente ( $V_{GS}=0$ ). En la práctica marca la máxima intensidad que puede circular por el transistor. Conviene tener en cuenta que los transistores JFET presentan amplias dispersiones en este valor.
- **VP (Pinch-Off Voltage):** es la tensión de estrangulamiento del canal. Al igual que IDSS, presenta fuertes dispersiones en su valor.
- **RDS(ON):** Es el inverso de la pendiente de la curva  $I_D/V_{DS}$  en la zona lineal. Este valor se mantiene constante hasta valores de VGD cercanos a la tensión de estrangulamiento.

## TRANSISTOR MOSFET

Los transistores JFET y MOSFET tienen una estructura física muy diferente pero sus ecuaciones analíticas son muy similares.

### NMOS de Enriquecimiento:

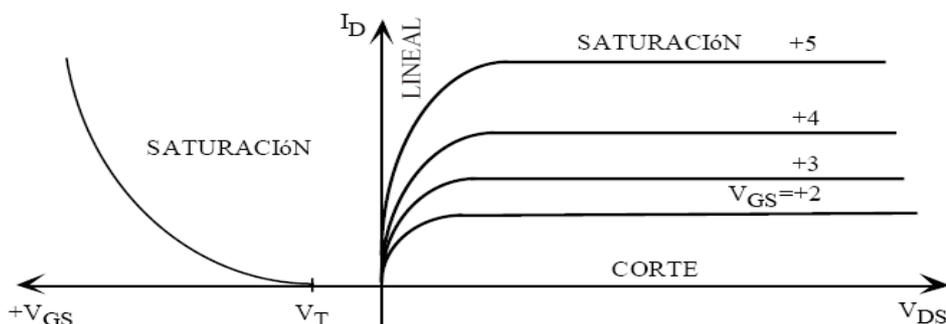
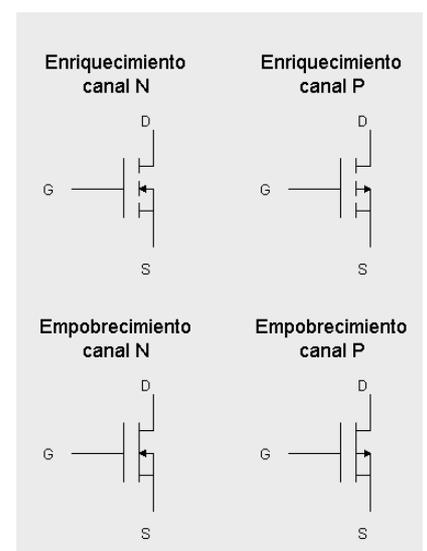
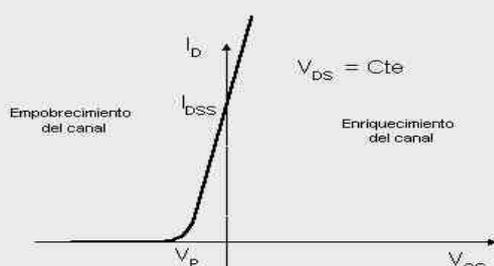


Figura 1.16. Curvas de características de un NMOS.



### NMOS de empobrecimiento



Para el transistor NMOS de enriquecimiento las regiones de funcionamiento son:

1. Región de corte

- Condición  $V_{GS} < V_{TH}$
- Intensidad  $I_D = 0$

1. Región lineal.

- Condiciones:  $V_{GS} > V_{TH}$

$V_{GD} < V_{TH}$   $V_{GS} < V_{TH} + V_{DS}$

• Intensidad: 
$$I_D = K \left( V_{GS} - V_{TH} - \frac{V_{DS}}{2} \right) V_{DS}$$

1. Región de saturación

- Condiciones  $V_{GS} > V_{TH}$

$V_{GD} > V_{TH}$   $V_{GS} > V_{TH} + V_{DS}$

• Intensidad: 
$$I_D = K (V_{GS} - V_{TH})^2$$

Donde K es una constante que depende del material y de las dimensiones del transistor

**EJERCICIO 11: Calcular el punto de trabajo:  $V_{DS}$ ,  $V_{GS}$ ,  $I_D$**

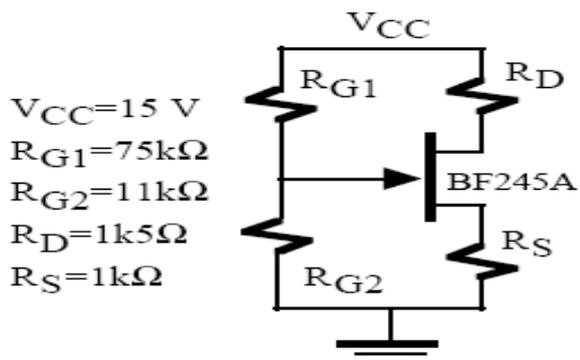


Figura P1.9.c

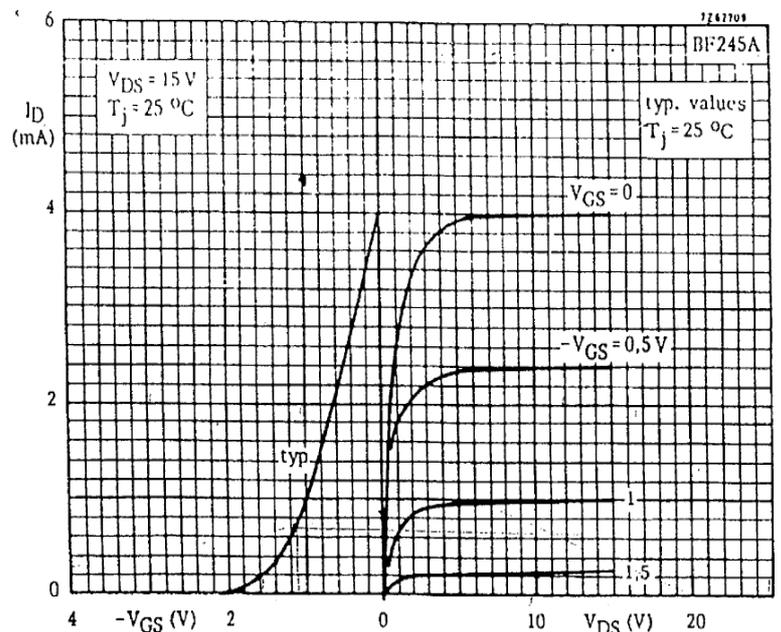
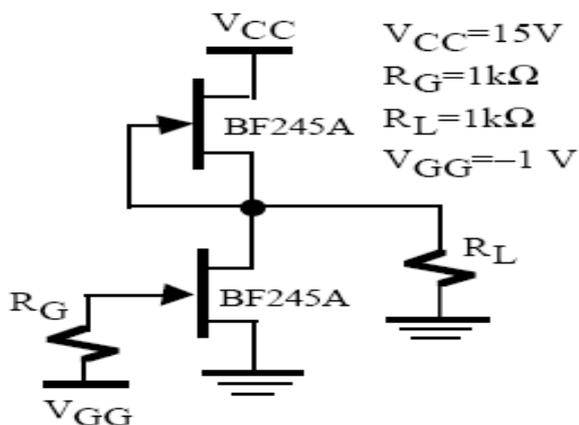
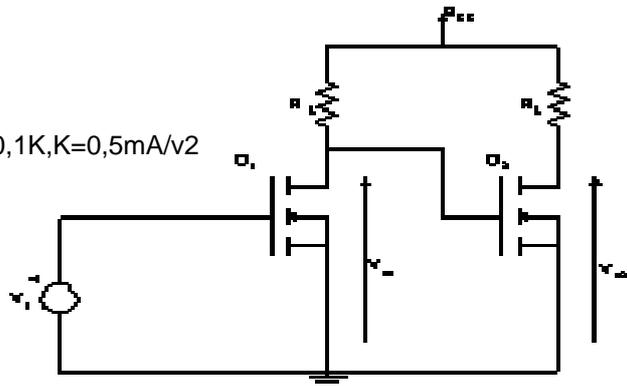


Figura P1.9.a. Curvas características del transistor NJFET BF245A.

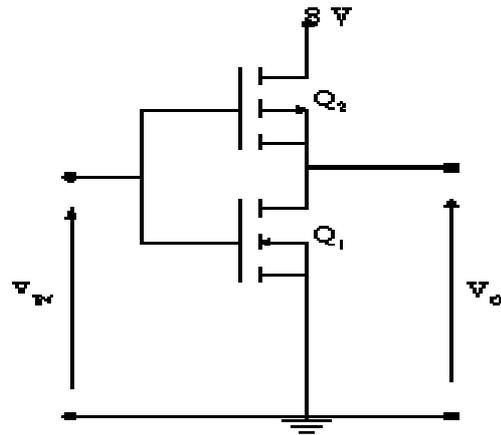
**EJERCICIO 12**

Determinar el valor de las salidas  $V_{O1}$  y  $V_{O2}$  cuando  $V_{IN}$  valga cero y diez voltios.

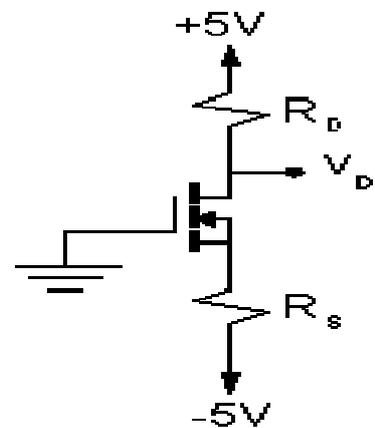
Datos:  $V_{TH} = 5 \text{ V}$ .  $E_{CC} = 20 \text{ V}$ .  $R_{d1}=1\text{K}$ ,  $R_{d2}=0,1\text{K}$ ,  $K=0,5\text{mA/V}^2$

**EJERCICIO 13**

a) Explicar su funcionamiento y determinar qué tipo de puerta lógica es.

**EJERCICIO 14**

- Calcular los parámetros que toman las resistencias  $R_D$  y  $R_S$  del circuito de la figura para que el transistor opere con una  $I_D=4\text{mA}$  y  $V_D=1$ . Datos:  $V_{TH}=2\text{V}$ ;  $K=4\text{mA/V}^2$



**PRACTICA 3B : TRANSISTORES**

ALUMNO:

FECHA DE INICIO: FECHA DE TERMINO:

**INSTRUMENTACION:**

**COMPONENTES:**

**HERRAMIENTAS:**

**1.- Dibujar las curvas características de un transistor bipolar: BC547B**

a) Montar el circuito  $R_B=10K\Omega$        $R_C=1K\Omega$

Curva de entrada:

b) Con  $V_{CC}=10v$ ;  $V_{BE}=0..0,8v$ , variando  $V_{BB}$ , medir  $V_{BE}$ , y calcular  $I_B=(V_{BB}-V_{BE})/R_B$

c) Anotar  $I_B$  en la tabla en  $\mu A$ .

Curva de salida:

d) Para  $V_{BE}=0,2v, 0,72v$  y  $0,8v$ ; Anotar la  $I_B$  correspondiente, y variando

$V_{CC}=0..20v$ , medir  $V_{CE}$ , y calcular  $I_C=(V_{CC}-V_{CE})/R_C$

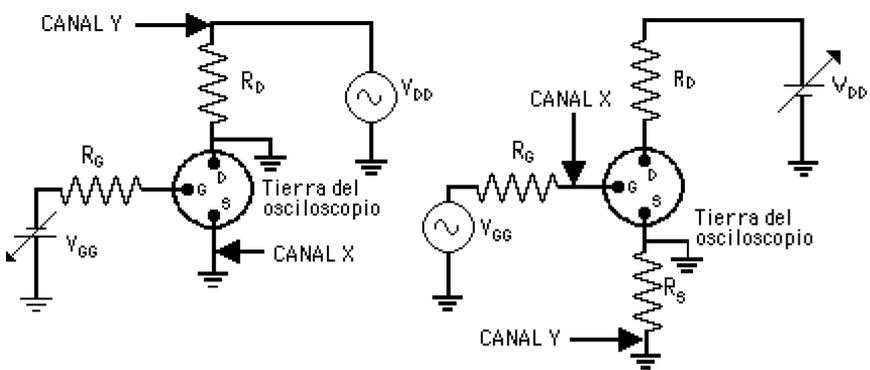
c) Anotar  $I_B$  en la tabla en  $\mu A$ .

**2.- Hallar , dibujar , y medir el punto de trabajo para el transistor anterior:**

$V_{CC}=20v$

$V_{BB}=1,5v$

**3.- Sacar las curvas de entrada y salida utilizando el osciloscopio y el montaje de la figura**



(a) Características de salida

(b) Características de transferencia

**AJUSTES DEL OSCILOSCOPIO:**

Aislar masas del osciloscopio

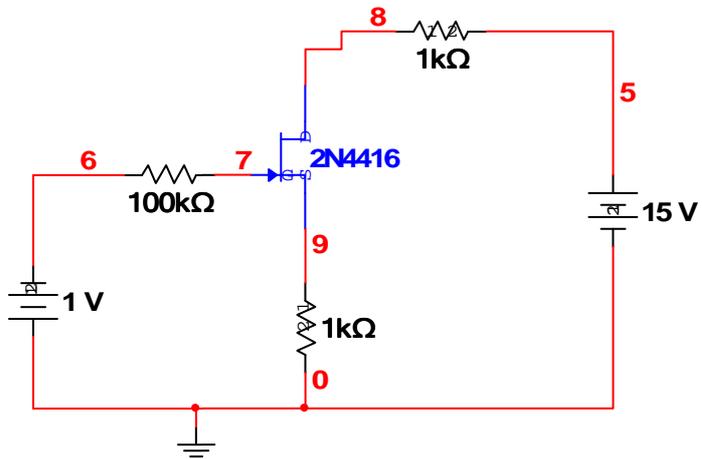
- Triggers edge.
- Modo XY
- Autoset:Centrar

**AJUSTES DEL GENERADOR:**

- Entrada: 4Vp, 2DC, 5Hz
- Salida: 30Vp,16DC,1KHz

**4.- Hallar y medir el punto de trabajo para el transistor FET: 2N4416 del circuito de la figura**

$V_{GG}=-1v$ ,  $R_D=R_S=1K\Omega$ ,  $V_{DD}=15v$ ,  $R_G=100K\Omega$

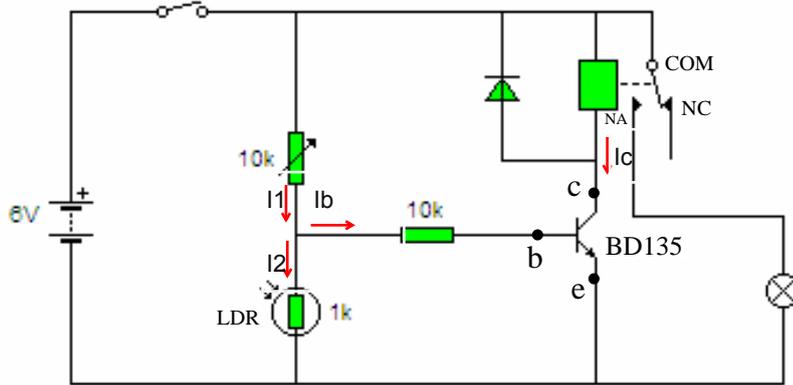


$V_p(I_d=0)=$   
 $I_{dss}(V_{gs}=0)=$

**Material:**  
 Entrenador de electrónica  
 Transistor BD135  
 Resistencia 10K  
 Potenciómetro 10K  
 LDR Roscur=10K  
 Diodo  
 Relé Rrele=0,23K

Esquema:

Explicar el funcionamiento.



Cálculos:

De los datos de las medidas:  
 SIN LUZ: Rldr=10K  
 $I_2 = V_{ldr} / 10K =$   
 $I_1 = I_2 - I_b =$   
 $R_1 = (V_{CC} - V_{ldr}) / I_1 =$

CON LUZ:  
 $I_1 = (V_{CC} - V_{ldr}) / R_1$   
 $I_2 = I_1 - I_b$   
 $R_{ldr} = V_{ldr} / I_2 =$

Toma de medidas con el polímetro.

**Con luz**

$V_{BE} =$

$V_{CE} =$

$V_{LDR} =$

$I_b =$

$I_c =$

**Sin luz**

$V_{BE} =$

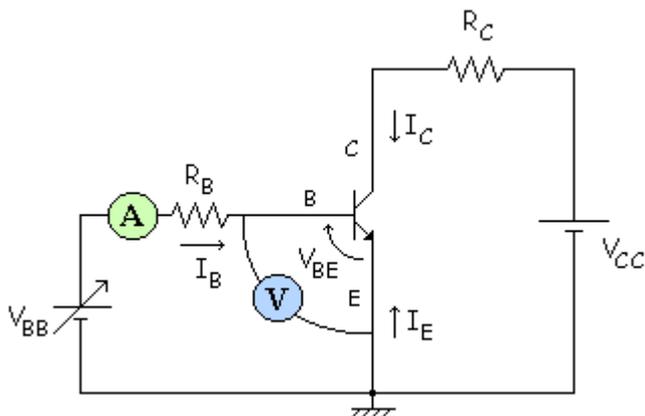
$V_{CE} =$

$V_{LDR} =$

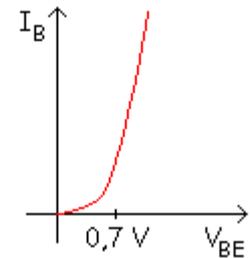
$I_b =$

$I_c =$

## Ejercicio 1: Curva característica de entrada

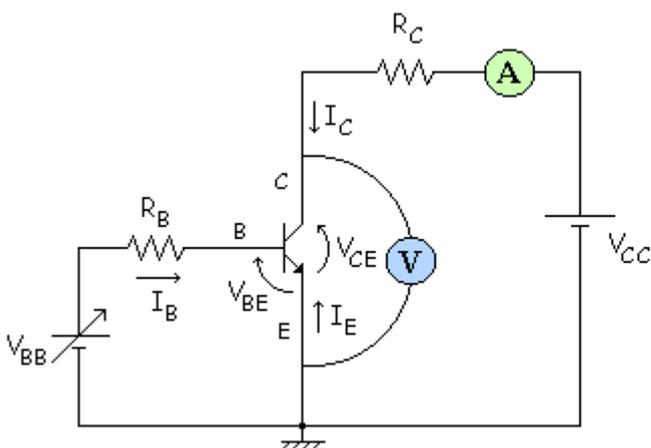


Si variamos el valor de la pila  $V_{BB}$  de la malla de entrada, tomando valores de  $I_B$  y  $V_{BE}$  podemos obtener la característica de (la malla de) entrada.

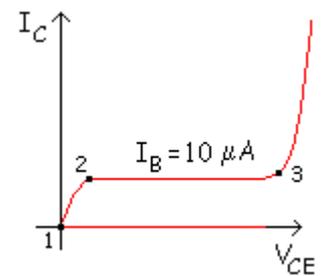
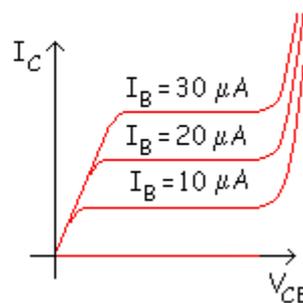


## Ejercicio 2 : Curva característica de salida

1. Analizamos la malla de salida y obtenemos distintas curvas para diferentes valores de  $I_B$ .
2. Ajustando  $V_{BB}$  fijamos un valor de  $I_B$  que vamos a mantener constante (por ejemplo  $I_B = 10 \mu\text{A}$ ).
3. Ahora variamos  $V_{CC}$ , medimos valores de  $V_{BE}$  y  $I_C$  y obtenemos la correspondiente curva de  $I_B = 10 \mu\text{A}$ .
4. Hacemos lo mismo para  $I_B = 20 \mu\text{A}$ , etc... Y así sucesivamente para diferentes valores de  $I_B$ .



En cada una de estas curvas hay diferentes zonas:



## MEDIDAS Y CALCULOS

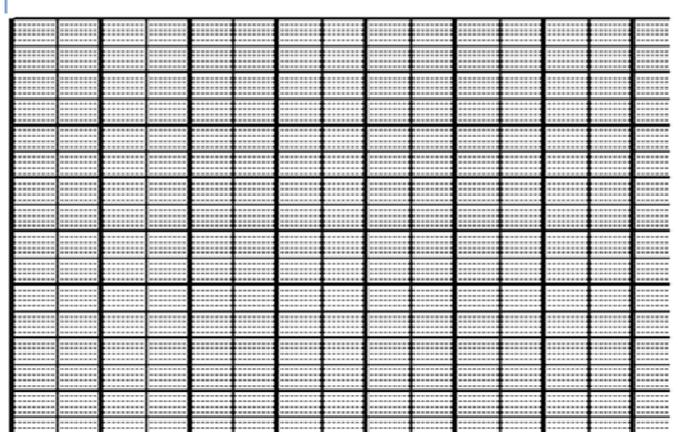
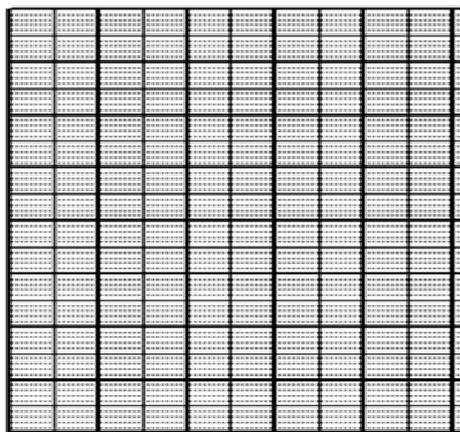
### 1.- Curva de entrada : $I_B(V_{BE})$

### 2.- Curvas de salida : $I_C(V_{CE})$

$V_{BE}(v)$	$I_B(\mu A)$ $I_B = (V_{BB} - V_{BE}) / R_B$	$R_{be}$ $R_{be} = (V_{BE1} - V_{BE2}) / (I_{B1} - I_{B2})$	$V_{CE}(v)$	$V_{BE}=0.2v$ $I_B =$ $I_C(mA) =$ $(V_{CE} - V_{CE1}) / R_C$	$V_{BE}=0.72v$ $I_B =$ $I_C(mA) =$ $(V_{CE} - V_{CE1}) / R_C$	$V_{BE}=0.8v$ $I_B =$ $I_C(mA) =$ $(V_{CE} - V_{CE1}) / R_C$	Rectas de carga Y Puntos de trabajo
0,1v			0,05v				$V_{CE1} = V_{CE} + I_C \cdot R_C$
0,2v			0,1v				$I_C = 0 \Rightarrow V_{CE} = V_{CC}$ $V_{CE1} = 0 \Rightarrow I_C = V_{CC} / R_C$
0,5v			0,15v				$V_{BE1} = V_{BE} + I_B \cdot R_B$
0,6v			0,20v				$I_B = 0 \Rightarrow V_{BE} = V_{BB}$ $V_{BE1} = 0 \Rightarrow I_B = V_{BB} / R_B$
0,65v			0,3v				
0,7v			0,5v				
0,72v			1v				<b>Puntos de trabajo:</b> <b>(Calculos)</b> $I_{C(SAT)} = (V_{CC} - V_{CE(SAT)}) / R_C$
0,74v			2v				$I_{B(Q)} = (V_{BB} - V_{BE(Q)}) / R_B$
0,76v			5v				$I_{C(Q)} = \beta \cdot I_B =$
0,78v			10v				$I_{C(Q)} > I_{C(SAT)}?$ $I_{C(Q)} =$
0,8v			15v				$I_{B(Q)} =$ $V_{CE(Q)} = V_{CC} - I_{C(Q)} \cdot R_C$ $V_{CE(Q)} =$
			20v				
			$B = I_C / I_B$				

### Curva de entrada : $I_B(V_{BE})$

### Curvas de salida : $I_C(V_{CE})$



**Rectas de carga:**

$V_{BE} =$        $I_B =$

**Puntos de trabajo:**

$V_{BEQ} =$        $I_{BQ} =$

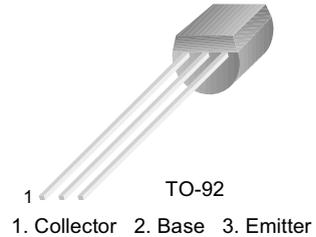
$V_{CE} =$        $I_C =$

$V_{CEQ} =$        $I_{CQ} =$

## BC546/547/548/549/550

### Switching and Applications

- High Voltage: BC546,  $V_{CE0}=65V$
- Low Noise: BC549, BC550
- Complement to BC556 ... BC560



### NPN Epitaxial Silicon Transistor

#### Absolute Maximum Ratings $T_a=25^\circ C$ unless otherwise noted

Symbol	Parameter	Value	Units
$V_{CBO}$	Collector-Base Voltage : BC546	80	V
	: BC547/550	50	V
	: BC548/549	30	V
$V_{CEO}$	Collector-Emitter Voltage : BC546	65	V
	: BC547/550	45	V
	: BC548/549	30	V
$V_{EBO}$	Emitter-Base Voltage : BC546/547	6	V
	: BC548/549/550	5	V
$I_C$	Collector Current (DC)	100	mA
$P_C$	Collector Power Dissipation	500	mW
$T_J$	Junction Temperature	150	$^\circ C$
$T_{STG}$	Storage Temperature	-65 ~ 150	$^\circ C$

#### Electrical Characteristics $T_a=25^\circ C$ unless otherwise noted

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Units	
$I_{CBO}$	Collector Cut-off Current	$V_{CB}=30V, I_E=0$			15	nA	
$h_{FE}$	DC Current Gain	$V_{CE}=5V, I_C=2mA$	110		800		
$V_{CE(sat)}$	Collector-Emitter Saturation Voltage	$I_C=10mA, I_B=0.5mA$		90	250	mV	
		$I_C=100mA, I_B=5mA$		200	600	mV	
$V_{BE(sat)}$	Base-Emitter Saturation Voltage	$I_C=10mA, I_B=0.5mA$		700		mV	
		$I_C=100mA, I_B=5mA$		900		mV	
$V_{BE(on)}$	Base-Emitter On Voltage	$V_{CE}=5V, I_C=2mA$	580	660	700	mV	
		$V_{CE}=5V, I_C=10mA$			720	mV	
$f_T$	Current Gain Bandwidth Product	$V_{CE}=5V, I_C=10mA, f=100MHz$		300		MHz	
$C_{ob}$	Output Capacitance	$V_{CB}=10V, I_E=0, f=1MHz$		3.5	6	pF	
$C_{ib}$	Input Capacitance	$V_{EB}=0.5V, I_C=0, f=1MHz$		9		pF	
NF	Noise Figure	: BC546/547/548	$V_{CE}=5V, I_C=200\mu A$		2	10	dB
		: BC549/550	$f=1KHz, R_G=2K\Omega$		1.2	4	dB
		: BC549	$V_{CE}=5V, I_C=200\mu A$		1.4	4	dB
		: BC550	$R_G=2K\Omega, f=30\sim 15000MHz$		1.4	3	dB

### $h_{FE}$ Classification

Classification	A	B	C
$h_{FE}$	110 ~ 220	200 ~ 450	420 ~ 800

# Typical Characteristics

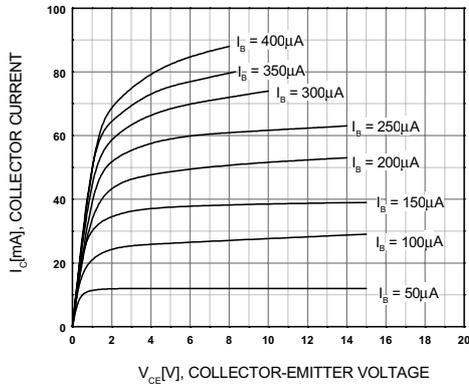


Figure 1. Static Characteristic

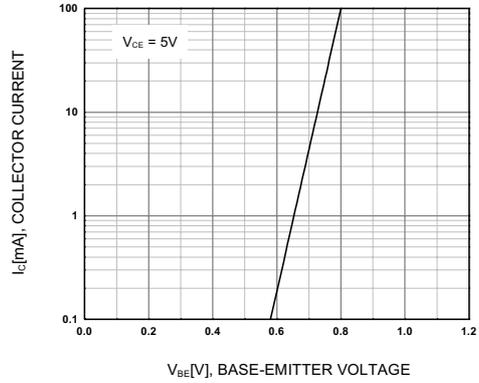


Figure 2. Transfer Characteristic

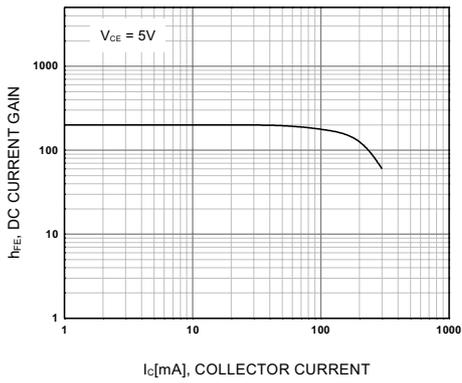


Figure 3. DC current Gain

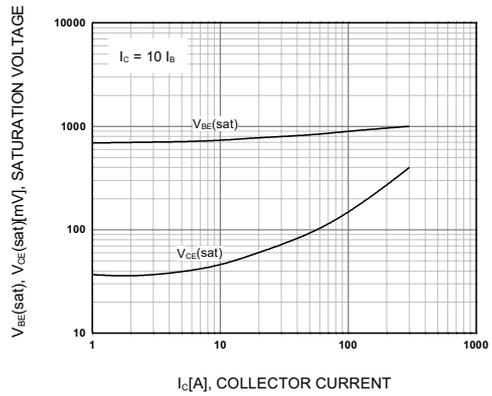


Figure 4. Base-Emitter Saturation Voltage  
Collector-Emitter Saturation Voltage

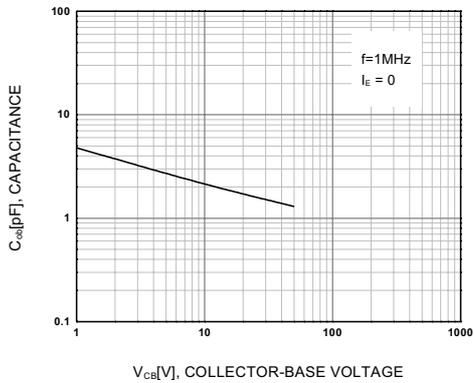


Figure 5. Output Capacitance

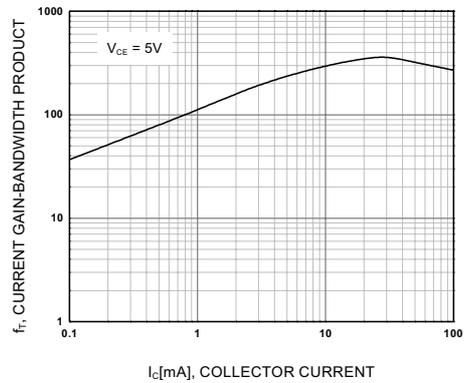


Figure 6. Current Gain Bandwidth Product



### N-Channel JFETs

PRODUCT SUMMARY				
Part Number	V <sub>GS(off)</sub> (V)	V <sub>(BR)GSS</sub> Min (V)	g <sub>fs</sub> Min (mS)	I <sub>DSS</sub> Min (mA)
2N4416	-≤6	-30	4.5	5
2N4416A	-2.5 to -6	-35	4.5	5
SST4416	-≤6	-30	4.5	5

#### FEATURES

- Excellent High-Frequency Gain: 2N4416/A, Gps 13 dB (typ) @ 400 MHz
- Very Low Noise: 3 dB (typ) @ 400 MHz
- Very Low Distortion
- High AC/DC Switch Off-Isolation

#### BENEFITS

- Wideband High Gain
- Very High System Sensitivity
- High Quality of Amplification
- High-Speed Switching Capability
- High Low-Level Signal Amplification

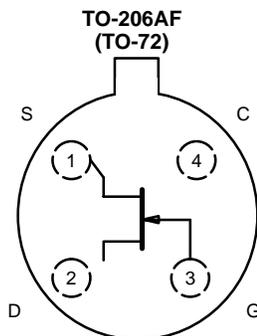
#### APPLICATIONS

- High-Frequency Amplifier/Mixer
- Oscillator
- Sample-and-Hold
- Very Low Capacitance Switches

#### DESCRIPTION

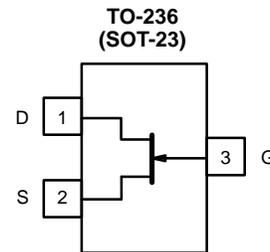
The 2N4416/2N4416A/SST4416 n-channel JFETs are designed to provide high-performance amplification at high frequencies.

The TO-206AF (TO-72) hermetically-sealed package is available with full military processing (see Military Information.) The TO-236 (SOT-23) package provides a low-cost option and is available with tape-and-reel options (see Packaging Information). For similar products in the TO-226AA (TO-92) package, see the J304/305 data sheet.



Top View

2N4416  
2N4416A



Top View

SST4416 (H1)\*

\*Marking Code for TO-236

For applications information see AN104.



HIGH-FREQUENCY SPECIFICATIONS FOR 2N4416/2N4416A (T <sub>A</sub> = 25 °C UNLESS NOTED)							
Parameter	Symbol	Test Conditions	Limits				Unit
			100 MHz		400 MHz		
			Min	Max	Min	Max	
Common Source Input Conductance	$g_{iss}$	$V_{DS} = 15\text{ V}, V_{GS} = 0\text{ V}$		100		1,000	$\mu\text{S}$
Common Source Input Susceptance	$b_{iss}$			2,500		10,000	
Common Source Output Conductance	$g_{oss}$			75		100	
Common Source Output Susceptance	$b_{oss}$			1,000		4,000	
Common Source Forward Transconductance	$g_{fs}$				4,000		
Common-Source Power Gain	$G_{ps}$	$V_{DS} = 15\text{ V}, I_D = 5\text{ mA}$	18		10		dB
Noise Figure	NF	$R_G = 1\text{ k}\Omega$		2		4	

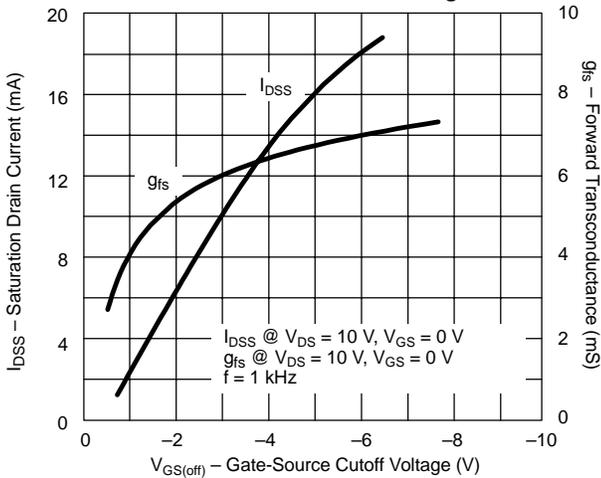
Notes

- a. Typical values are for DESIGN AID ONLY, not guaranteed nor subject to production testing.
- b. Pulse test:  $PW \leq 300\ \mu\text{s}$  duty cycle  $\leq 3\%$ .
- c. This parameter not registered with JEDEC.

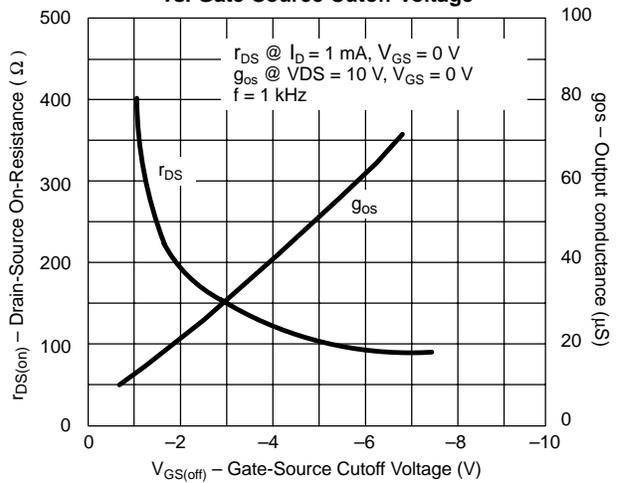
NH

**TYPICAL CHARACTERISTICS (T<sub>A</sub> = 25 °C UNLESS OTHERWISE NOTED)**

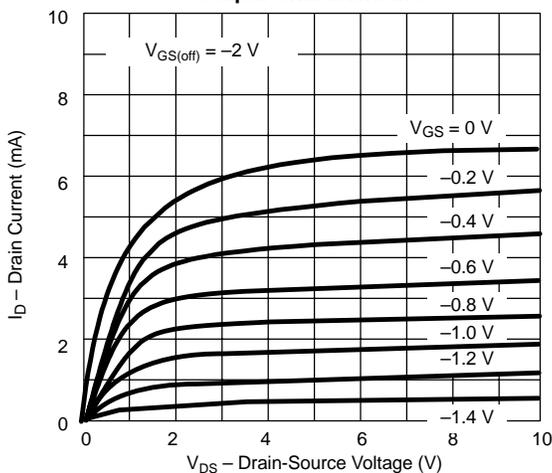
Drain Current and Transconductance vs. Gate-Source Cutoff Voltage



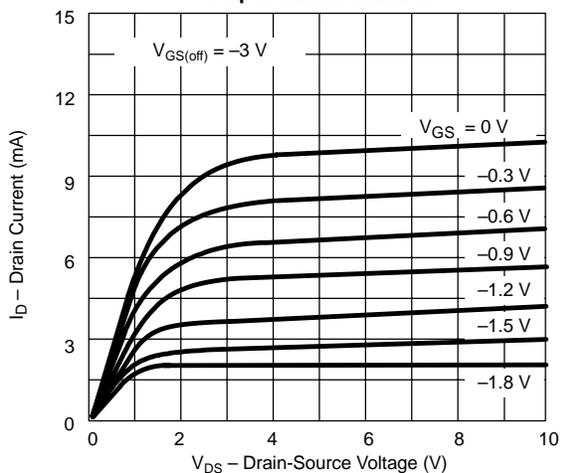
On-Resistance and Output Conductance vs. Gate-Source Cutoff Voltage



Output Characteristics



Output Characteristics



**TYPICAL CHARACTERISTICS ( $T_A = 25^\circ\text{C}$  UNLESS OTHERWISE NOTED)**

